



Curso 2011-2012

CENTROS

Planes Estudio

PLANES

ASIGNATURAS



v. 2.11

Paralelismo en procesadores CÓDIGO: 18144Ingeniero de Telecomunicación (en extinción)
Escuela de Ingeniería y Arquitectura, Zaragoza**Departamentos:**

Informática e Ingeniería de Sistemas

Áreas:

Arquitectura y Tecnología de Computadores

Curso: 5**Duración:** 2º cuatrimestre**Carácter:** Optativa**Tipo:** Teórica Práctica**Idioma:** Español**Horas teóricas:** 3**Horas prácticas:** 15**Créditos UZ:** 6**Créditos ECTS:** 4,9

Oferta de plazas de libre elección:

Propia Titulación:**Otras Titulaciones:** S/L**y/u:****Otros Centros:** S/L**Nº Plazas optativas:** S/L**Objetivos y Programa**

Profesores y Bibliografía

Horario / Observaciones

Objetivos

Estudio de procesadores con paralelismo de GRANO FINO: Procesadores numéricos, sistólicos, ejecución superescalar y VLIW.

Programa

1. Procesadores numéricos:
 - Problema, extensión, objetivos. Realizaciones segmentadas.
 - Aritmética entera.
 - Aritmética punto flotante.
 - Estándares punto flotante: IEEE-754, VAX.
2. Algoritmos y procesadores sistólicos:
 - Ambito, objetivos.
 - Diseño de algoritmos para problemas relacionados con sistemas lineales de ecuaciones.
 - Mapeo de algoritmos a procesadores. Limitación de recursos.
3. Paralelismo a nivel de instrucción.
 - Paralelismo de un algoritmo y paralelismo del hardware.
 - Segmentación, supersegmentación, VLIW y lanzamiento múltiple.
 - Técnicas de terminación en orden con lanzamiento en desorden
 - Predicción de saltos
 - Especulación
 - Casos de estudio: MIPS R10000, Intel Pentium PRO, HP- PA8000, Power PC 620

PROGRAMA DE PRÁCTICAS DE LABORATORIO:

1. Diseño e implementación de unidades funcionales aritméticas sobre Design Works. (4 sesiones de 2 horas).
2. Simulación de configuraciones superescalares sobre SimpleSim (4 sesiones de 2 horas).

Evaluación

Examen de la asignatura y control de prácticas.